

# POLYCOPIÉ DES PRÉCEPTORATS D'EEA

PREMIÈRE ANNÉE DE L'ESPCI

PIERRE ROUSSEL

JÉRÔME LUCAS

*16 septembre 2019*



### Planning des séances de travaux dirigés.

	TD1 Mardi 02/10/2019 13H00 à 14H00	TD2 Mardi 14/10/2019 10h50 à 11h50	TD3 Lundi 25/11/2019 15h20 à 16h20	TD4 Mercredi 26/11/2019 14h10 à 15h10	TD5 Mercredi 27/11/2019 10h50 à 11h50
Groupe 1	Jérôme Lucas AMPHI HOLWECK	Fatou Cissé AMPHI HOLWECK	Jérôme Lucas AMPHI HOLWECK	Pierre Roussel AMPHI HOLWECK	Fatou Cissé AMPHI HOLWECK
Groupe 2	Pierre Roussel SALLE GÉNOMES	Pierre Roussel SALLE GÉNOMES	Fatou Cissé SALLE GÉNOMES	Jérôme Lucas SALLE GÉNOMES	Pierre Roussel SALLE GÉNOMES
Groupe 3	Fatou Cissé SALLE ONDES	Jérôme Lucas SALLE ONDES	Pierre Roussel SALLE ONDES	Fatou Cissé SALLE ONDES	Jérôme Lucas SALLE ONDES

### Planning des séances de préceptorats

	Préceptorat 1 Une heure	Préceptorat 2 Une heure	Préceptorat 3 Une heure	Préceptorat 4 Deux heures	Préceptorat 5 Deux heures
GROUPES PAIRS	Mercredi 02/10/2019 15h30 à 16h30	Mercredi 09/10/2019 15h30 à 16h30	Mercredi 16/10/2019 15h30 à 16h30	Mercredi 27/10/2019 15h30 à 17h30	Mercredi 11/12/2019 15h30 à 17h30
GROUPES IMPAIRS	Mercredi 25/09/2016 15h30 à 16h30	Mercredi 09/10/2018 16h30 à 17h30	Mercredi 16/10/2019 16h30 à 17h30	Mercredi 20/11/2019 15h30 à 17h30	Mercredi 04/12/2019 15h30 à 17h30

Les copies sont à rendre la veille au soir avant 17H00. Bat A 3<sup>ème</sup> Étage

## Les Enseignants en Électronique Électrotechnique Automatique

Fatou Cissé  
Maître de Conférences  
Laboratoire de Physique et d'Étude des Matériaux,  
ESPCI-PSL Université

fatou.cisse@espci.fr  
Intervient dans : TP, TD.

Sylvain FERUGLIO  
Maître de Conférences

Sorbonne Université  
Tél.  
sylvain.feruglio@gmail.com  
Intervient dans : Préceptorats.

Jean Jacques GANEM  
Maître de Conférences  
Institut de NanoSciences de Paris.  
Sorbonne Université – Campus Jussieu.  
Tél. 01 44 27 46 43  
ganem@inps.jussieu.fr  
Intervient dans : Préceptorats.

Nesma HOUMANI  
Maître de Conférence  
Tél.  
nesma.houmani@telecom-sudparis.eu  
Intervient dans : Préceptorats.

Jérôme LUCAS  
Maître de Conférences  
Laboratoire de Physique et d'Étude des Matériaux,  
ESPCI-PSL Université  
Tél. 01 40 79 45 33  
jerome.lucas@espci.psl.eu  
Intervient dans : Cours, TD, Préceptorats.

Yacine OUSSAR  
Maître de Conférences  
Laboratoire de Physique et d'Étude des Matériaux  
(LPEM), ESPCI-PSL Université  
Tél. 01 40 79 46 95  
yacine.oussar@espci.psl.eu  
Intervient dans : Soutient, Préceptorats.

Corentin Paillassard  
Doctorant  
Laboratoire de Physique et d'Étude des Matériaux,  
ESPCI-PSL Université  
corentin.paillassard@espci.fr  
Intervient dans : TP.

Pierre ROUSSEL-RAGOT  
Maître de Conférences  
Institut Langevin - Ondes et Images,  
ESPCI-PSL Université  
Tél. 01 40 79 44 63  
pierre.rousseau@espci.psl.eu  
Intervient dans : TD, TP, Préceptorats.

Farouk VALETTE  
Maître de Conférences  
Sorbonne Université  
Tél.  
farouk.vallette@sorbonne-universite.fr  
Intervient dans : Préceptorats

# Table des matières

<b>I</b>	<b>Préceptorats</b>	<b>7</b>
1	RÉCEPTORAT 1 - Superposition, Conditionnement, Adaptation d'impédance	8
2	PRÉCEPTORAT 2 - Exemples de conversions analogiques/numériques et numériques/analogiques	12
3	PRÉCEPTORAT 3 - Étude d'une boucle à verrouillage de phase (PLL Phase Lock Loop)	18
4	PRÉCEPTORAT 4 - Régulation	22
5	PRÉCEPTORAT 5 - Amplificateur à Transistors MOS	28
<b>II</b>	<b>Table et abaque</b>	<b>32</b>
6	Transformées de Fourier	33
7	Transformées de Laplace	37



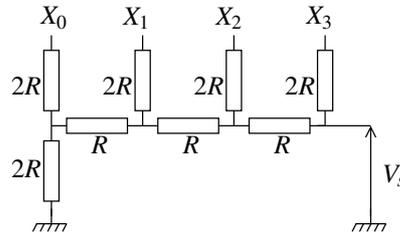
**Première partie**

**Préceptorats**

# **RÉCEPTORAT 1 - Superposition, Conditionnement, Adaptation d'impédance**

## Convertisseur R-2R

Le schéma ci dessous représente un réseau R-2R.



1. Établir, en utilisant le théorème de Thévenin, l'expression de  $V_s$  en fonction des tensions  $X_0$ ,  $X_1$ ,  $X_2$  et  $X_3$ .
2. En déduire le schéma équivalent de Thévenin.
3. Quel est le temps d'établissement de la tension de sortie  $V_s$  si on l'observe à l'oscilloscope (1 M $\Omega$ , 30 pF) ?
4. A quoi peut servir un tel circuit si les tensions  $X_i$  valent soit zéro soit  $E$ , et représentent les chiffres d'un nombre de quatre chiffres en arithmétique binaire (« mot de quatre bits ») ?

## Conception d'un système de mesure

Un capteur est un dispositif transformant une grandeur physique observée (température, pression, vitesse, ...) en une grandeur électrique utilisable, typiquement une tension. On peut alors modéliser la sortie du capteur par un générateur de Thévenin. Pour exploiter l'information délivrée par ce capteur, il est généralement nécessaire de la filtrer (car elle est souvent bruitée) et de l'amplifier (quand sa valeur est trop faible).

On dispose d'un capteur qui délivre une tension de quelques millivolts dont la fréquence utile varie entre 5000 et 100 000Hz, entachée d'un bruit de fréquence égale à 50Hz; son impédance de sortie, résistive, vaut 1k $\Omega$ . Le signal issu du capteur est appliqué à un dispositif caractérisé par son impédance d'entrée égale à 50 $\Omega$ .

### Filtrage

Pour pouvoir utiliser la tension issue du capteur, on veut tout d'abord la filtrer. La solution la plus simple consiste à utiliser un filtre passif, constitué d'une simple cellule RC.

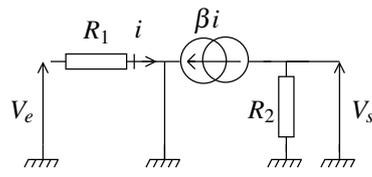
1. Quelle est la nature du filtre dont vous avez besoin ?
2. Quelle fréquence de coupure permet au filtre d'éliminer le bruit en atténuant le signal de moins de 1% ?  
— Quelle est alors l'atténuation du bruit ?

On rappelle que le signal filtré est transmis à un dispositif électrique caractérisé par une impédance d'entrée de 50 $\Omega$ .

3. Dessinez le schéma du circuit que vous préconisez.
4. Calculez les valeurs des composants de la cellule RC qui vous permettent de réaliser la fonction de filtrage désirée.
5. Donnez un schéma équivalent dans la bande passante de ce montage, qui donne des résultats précis à 1% près sur l'amplitude.
6. Calculer le gain de ce système. Qu'en pensez-vous ?

### Amplification

Le signal filtré présente une amplitude trop faible et on doit donc l'amplifier à l'aide du dispositif suivant (dont vous comprendrez l'origine à l'occasion de l'étude du transistor bipolaire) :

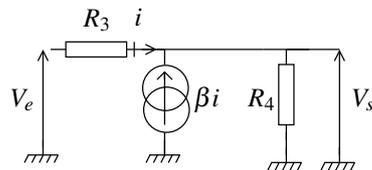


$$R_1 = 12\text{k}\Omega, R_2 = 6\text{k}\Omega, \beta = 200$$

1. Caractérissez ce quadripôle par son impédance d'entrée, son impédance de sortie et son gain à vide. Vérifiez que le gain retour en courant ( $g_{12}$ ) est nul.
2. Est-il nécessaire de modifier la valeur du condensateur de l'étage de filtrage ?
3. Calculez le gain du montage constitué du capteur, du filtre éventuellement modifié et de l'amplificateur en supposant que la tension de sortie est appliquée au dispositif d'impédance d'entrée  $50\Omega$ .
4. Le gain total du système n'étant pas satisfaisant, on place à la suite du premier amplificateur un deuxième amplificateur identique. Calculez le gain du système global.

### Adaptation d'impédance

1. La faible résistance de  $50\Omega$  du dispositif en bout de chaîne est en partie responsable du faible gain du montage. Une solution possible est de placer en lieu et place du deuxième amplificateur un montage d'adaptation d'impédance :



$$R_3 = 6\text{k}\Omega, R_4 = 500\Omega, \beta = 400$$

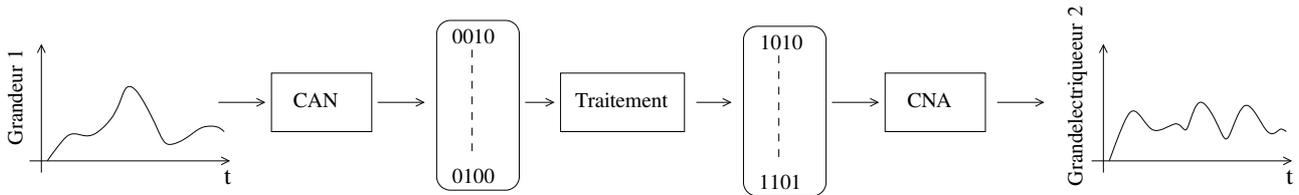
1. Donnez le schéma équivalent de Thévenin de ce montage avec les valeurs numériques des différents éléments.
2. Pourquoi peut-on se limiter en pratique au schéma restreint (pas de courant de retour) ?
3. Pourquoi ce montage est-il adapté pour réaliser une adaptation d'impédance ?
4. Calculez le nouveau gain du système de mesure.



# **PRÉCEPTORAT 2 - Exemples de conversions analogiques/numériques et numériques/analogiques**

## Généralités

Les conversions analogiques/numériques et numériques/analogiques sont le passage obligé du traitement numérique d'un signal analogique. Le schéma ci dessous présente un exemple de chaîne de conversion et de traitement.

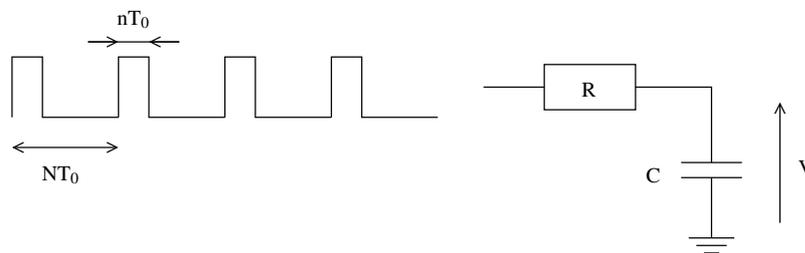


Le signal peut être directement électrique comme dans le cas du signal reçu d'une antenne, ou bien converti en signal électrique à l'aide d'un transducteur comme dans le cas d'un signal acoustique. La chaîne peut être partielle ou complète en fonction de l'application.

- Donnez des exemples issus de la vie de tous les jours où des Convertisseurs Analogique/Numériques et des Convertisseurs Numériques/Analogique sont mis en œuvre.

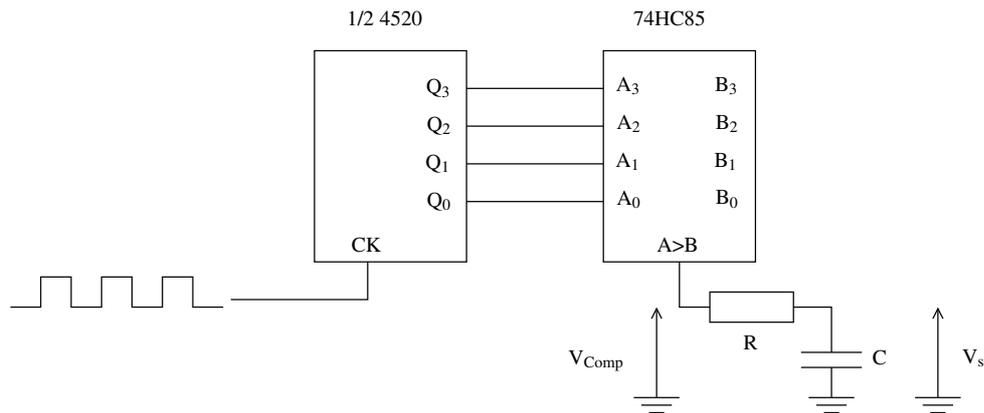
## CNA par modification du rapport cyclique

Soit un signal numérique (c'est-à-dire qui ne peut prendre que deux valeurs : zéro ou un) de période  $NT_0$  et de rapport cyclique  $n/N$ .



1. A quelle condition sur  $T_0$  la sortie  $V$  est elle proportionnelle à  $n/N$  ?
2. Donnez le chronogramme du signal en sortie du filtre RC
3. Au bout de combien de temps après un changement du rapport cyclique le signal est-il stable ?

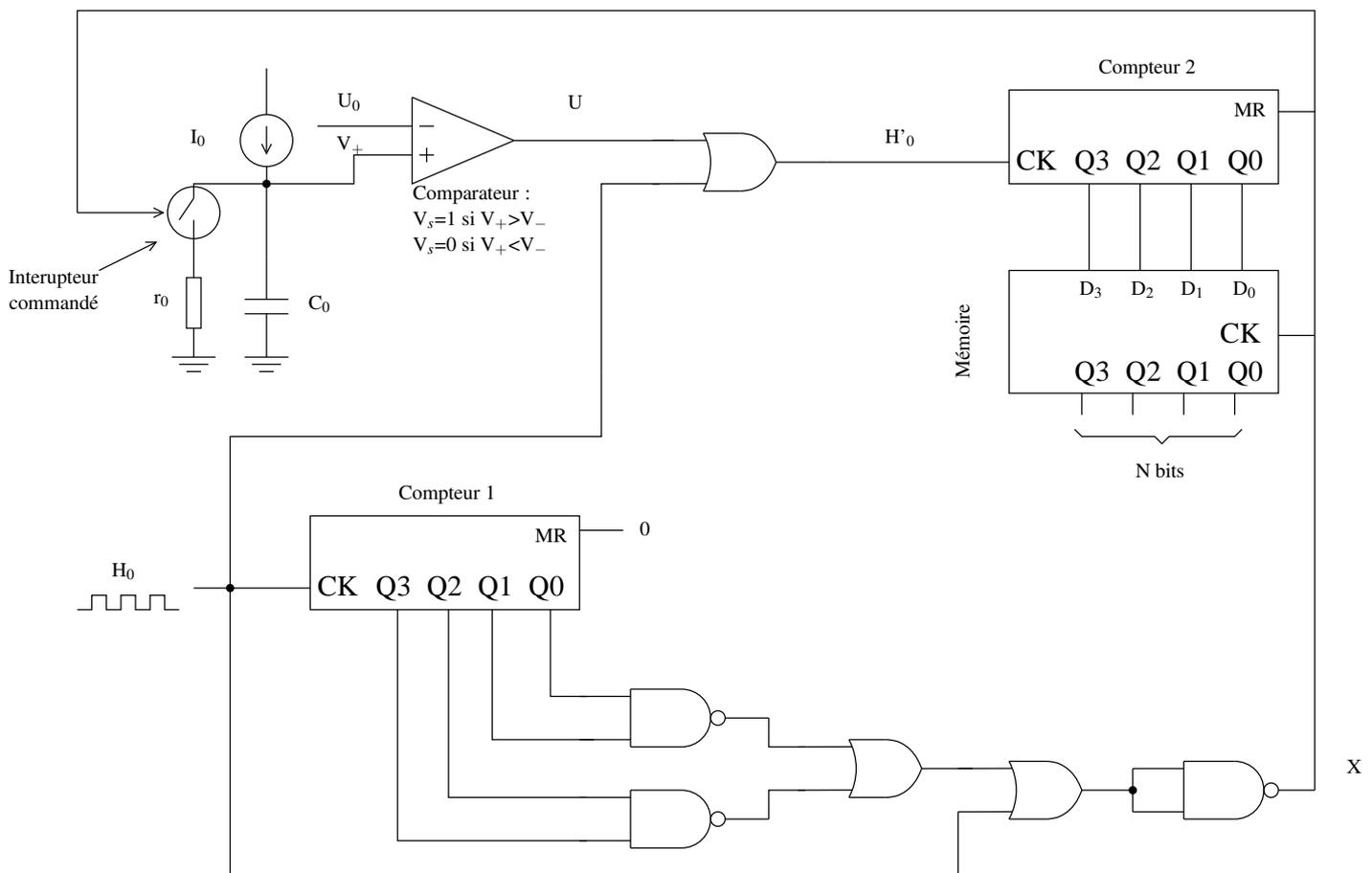
On réalise (Schéma de principe qui suit ) à l'aide d'un compteur et d'un comparateur un circuit capable de générer un signal du type de celui étudié précédemment.



4. Expliquez en vous aidant des documents associés le principe de fonctionnement de ce montage.  
**Attention :** De façon générale toutes les entrées d'un circuit logique doivent être connectées.
5. Terminez le câblage du circuit, et tracez les chronogrammes de H, Q0 à Q3, Vcomp, et Vs dans le cas où le mot à convertir est 1011.
6. Comment pourrait on réaliser, en utilisant le même principe un CNA sur 8 bits avec le 4520 et le 74HC85 ?
7. Quel est la vitesse de conversion de ce montage ?

## CAN par comparaison de niveau (Multimètre numérique)

On cherche à convertir une tension continue  $U_0$  pouvant varier de 0 à  $U_{0max}$ , en un mot binaire codé sur quatre bits. Pour cela on compare cette tension à une rampe linéaire de tension. Tant que cette rampe reste inférieure à  $U_0$ , un compteur est incrémenté au rythme de l'horloge  $H_0$ . Lorsque le niveau de la rampe atteint le niveau  $U_0$ , le comptage s'arrête. Ceci est réalisé par le montage suivant :



MR : Master Reset (actif à l'état haut)

CK : Horloge (Clock) commande de changement d'état (sur front montant) des compteurs et la mise en mémoire de l'entrée pour les mémoires

1. En quoi ce montage constitue-t-il un CAN ?
2. Où se trouve le résultat final ? et en quelle unité est-il exprimé ?
3. Identifiez sur le montage les différents éléments cités au début de l'énoncé
4. Tracez les chronogrammes de  $H_0$ ,  $V_+$ ,  $U$ ,  $H_0'$  et  $X$ .
5. Quelles sont les fonctions assurées par le signal  $X$  ?
6. Calculer l'expression de  $C_0$  en fonction de  $I_0$ ,  $T_0$  (période de  $H_0$ ),  $U_{0\max}$  et de  $N$  pour avoir une résolution optimale. Quel est alors le temps de conversion ?
7. Comment choisit-on  $r_0$  ?

CD4518BM/CD4518BC, CD4520BM/CD4520BC



## CD4518BM/CD4518BC, CD4520BM/CD4520BC Dual Synchronous Up Counters

### General Description

The CD4518BM/CD4518BC dual BCD counter and the CD4520BM/CD4520BC dual binary counter are implemented with complementary MOS (CMOS) circuits constructed with N- and P-channel enhancement mode transistors.

Each counter consists of two identical, independent, synchronous, 4-stage counters. The counter stages are toggle flip-flops which increment on either the positive-edge of CLOCK or negative-edge of ENABLE, simplifying cascading of multiple stages. Each counter can be asynchronously cleared by a high level on the RESET

line. All inputs are protected against static discharge by diode clamps to both  $V_{DD}$  and  $V_{SS}$ .

### Features

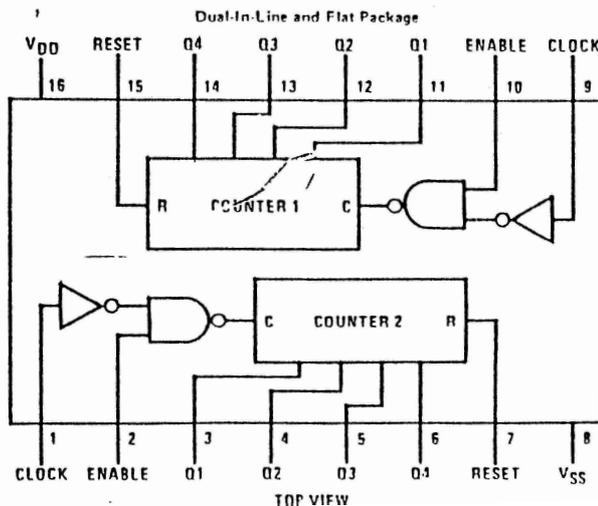
- Wide supply voltage range 3.0V to 15V
- High noise immunity 0.45  $V_{DD}$  (typ)
- Low power TTL compatibility fan out of 2 driving 74L or 1 driving 74LS
- 6MHz counting rate (typ.) at  $V_{DD} = 10V$

### Truth Table

CLOCK	ENABLE	RESET	ACTION
	1	0	Increment counter
0		0	Increment counter
	X	0	No change
X		0	No change
	0	0	No change
1		0	No change
X	X	1	Q1 thru Q4 = 0

X = Don't Care

### Connection Diagram



Order Number CD4518BMJ,  
CD4518BCJ, CD4520BMJ  
or CD4520BCJ  
See NS Package J16A

Order Number CD4518BMN,  
CD4518BCN, CD4520BMN  
or CD4520BCN  
See NS Package N16E

# Semiconductor

## MM54HC85/MM74HC85

### 4-Bit Magnitude Comparator

#### General Description

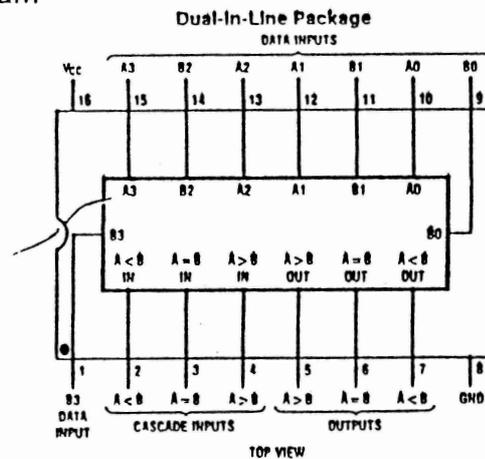
The MM54HC85/MM74HC85 is a 4-bit magnitude comparator that utilizes microCMOS Technology, 3.5 micron silicon gate P-well CMOS. It is designed for high speed comparison of two four bit words. This circuit has eight comparison inputs, 4 for each word; three cascade inputs ( $A < B$ ,  $A > B$ ,  $A = B$ ); and three decision outputs ( $A < B$ ,  $A > B$ ,  $A = B$ ). The result of a comparison is indicated by a high level on one of the decision outputs. Thus it may be determined whether one word is "greater than," "less than," or "equal to" the other word. By connecting the outputs of the least significant stage to the cascade inputs of the next stage, words of greater than four bits can be compared. In addition the least significant stage must have a high level applied to the  $A = B$  input, and a low level to the  $A < B$ , and  $A > B$  inputs.

The comparator's outputs can drive 10 low power Schottky TTL (LS-TTL) equivalent loads, and is functionally, and pin equivalent to the 54LS85/74LS85. All inputs are protected from damage due to static discharge by diodes to  $V_{CC}$  and ground.

#### Features

- Typical propagation delay: 27 ns
- Wide operating voltage range: 2-6V
- Low input current: 1  $\mu$ A maximum
- Low quiescent current: 80  $\mu$ A maximum (74HC Series)
- Output drive capability: 10 LS-TTL loads

#### Connection Diagram



TL/F/5205-1

Order Number MM54HC85J or MM74HC85J, N  
See NS Package J16A or N16E

#### Truth Table

Comparing Inputs				Cascading Inputs			Outputs		
A3, B3	A2, B2	A1, B1	A0, B0	A > B	A < B	A = B	A > B	A < B	A = B
A3 > B3	X	X	X	X	X	X	H	L	L
A3 < B3	X	X	X	X	X	X	L	H	L
A3 = B3	A2 > B2	X	X	X	X	X	H	L	L
A3 = B3	A2 < B2	X	X	X	X	X	L	H	L
A3 = B3	A2 = B2	A1 > B1	X	X	X	X	H	L	L
A3 = B3	A2 = B2	A1 < B1	X	X	X	X	L	H	L
A3 = B3	A2 = B2	A1 = B1	A0 > B0	X	X	X	H	L	L
A3 = B3	A2 = B2	A1 = B1	A0 < B0	X	X	X	L	H	L
A3 = B3	A2 = B2	A1 = B1	A0 = B0	H	L	L	H	L	L
A3 = B3	A2 = B2	A1 = B1	A0 = B0	L	H	L	L	H	L
A3 = B3	A2 = B2	A1 = B1	A0 = B0	X	X	H	L	L	H
A3 = B3	A2 = B2	A1 = B1	A0 = B0	H	H	L	L	L	L
A3 = B3	A2 = B2	A1 = B1	A0 = B0	L	L	L	H	H	L

# **PRÉCEPTORAT 3 - Étude d'une boucle à verrouillage de phase (PLL Phase Lock Loop)**

## Introduction

Une Boucle à verrouillage de phase est système un électronique qui permet d’asservir une fréquence sur une autre en utilisant la phase comme grandeur de travail. Ce système permet la démodulation de fréquence, c’est une de ses applications. C’est aussi le seul système qui permette de multiplier la fréquence d’un signal. Dans ce préceptorat nous allons étudier un type de PLL numérique dit de type I.

## Oscillateur contrôlé en tension

Un VCO (Voltage Controlled Oscillator) idéal est un oscillateur dont on peut contrôler la fréquence de sortie par une tension de commande.

$$\omega_{vco} = \omega_o + K_{vco} \cdot v_{cmd} \quad (3.1)$$

où  $\omega_{vco}$  est la pulsation de sortie du VCO,  $v_{cmd}$  la tension de commande du VCO et  $\omega_o$  la pulsation de repos du VCO, c’est-à-dire la pulsation de sortie lorsque  $v_{cmd} = 0$ .

1. Présentez chronogramme qui explique comment il est possible de déphaser l’onde de sortie d’un VCO.
2. Donnez l’expression du déphasage  $\phi$  de l’onde de sortie  $y_{vco}(t)$  par rapport à un oscillateur pris comme référence à la fréquence de repos du VCO en fonction de  $v_{cmd}(t)$ .

$$\begin{aligned} y_{ref}(t) &= A \cos(\omega_o t) \\ y_{vco}(t) &= A \cos(\omega_o t + \phi) \end{aligned} \quad (3.2)$$

3. Que deviennent les considérations précédentes si le VCO délivre des signaux carrés ?

## Détecteur de phase

Un détecteur de phase est constitué d’un comparateur de phase suivi d’un filtre passe-bas. Le comparateur de phase idéal est un système qui génère une tension  $v_{out}$  telle que sa moyenne  $\bar{v}_{out}$  (composante continue) est proportionnelle à la différence de phase entre les deux signaux en entrée. Le filtre passe-bas a pour rôle de ne laisser passer que la valeur moyenne du comparateur de phase (Figure : 3.1).

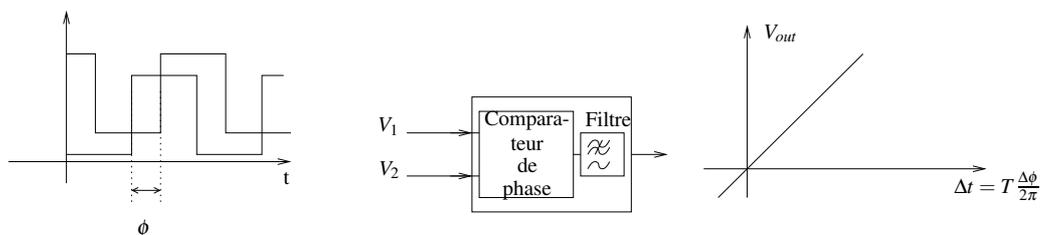


FIGURE 3.1 – Détecteur de phase idéal (Les signaux électriques présentés ont été décalés pour améliorer la lisibilité du schéma.)

Dans le cas où les signaux en entrée sont des signaux numériques (carrés), on utilise souvent, à condition que le rapport cyclique de ces signaux soit de 50%, un comparateur de phase réalisé à l’aide d’une porte “OU exclusif” (XOR). Calculez et tracez la réponse d’un tel détecteur de phase.

1. Commencez par deux signaux de même fréquence et déphasés en entrée.
2. Considérez ensuite deux signaux de fréquences légèrement différentes. Partez d’un instant  $t_o$  où les deux signaux sont en phase.
3. Généralisez le résultat.

# Boucle à verrouillage de phase numérique type I

Une boucle à verrouillage de phase élémentaire (PLL : Phase Lock Loop) est le système bouclé représenté figure 3.2.

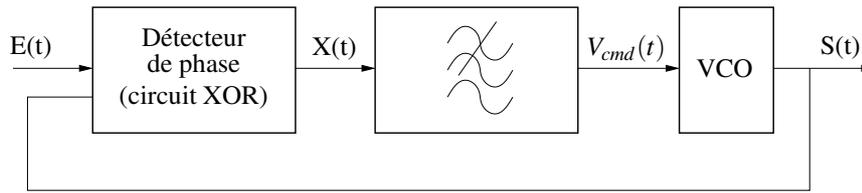
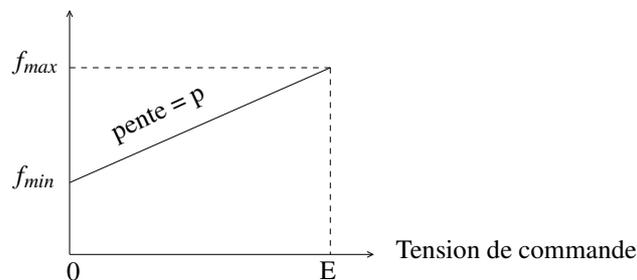


FIGURE 3.2 – Boucle à verrouillage de phase

Ce système bouclé est assez particulier car il est caractérisé par le fait que la grandeur bouclée change de nature. Le comparateur de phase en entrée convertit la différence de phase entre l'entrée et la sortie en tension. Cette tension est reconvertie en phase par le VCO. Une PLL est verrouillée lorsque la fréquence du signal en sortie  $S(t)$  est la même que la fréquence du signal en entrée.

La courbe de réponse du VCO est donnée par la figure suivante. Dans cette figure, E est la tension d'alimentation du circuit XOR.

fréquence de sortie du VCO

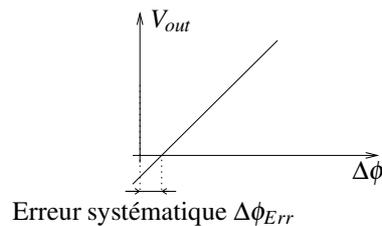


1. Expliquez phénoménologiquement (sans calcul) ce qui se passe lorsque la PLL est initialement verrouillée et que la fréquence d'entrée augmente ou diminue doucement.

Faites l'hypothèse que le filtre ne laisse passer que la composante continue.

Traitez par exemple le cas où la fréquence initiale du signal en entrée vaut  $f_{min} + (f_{max} - f_{min})/2$ .

2. La variable d'intérêt dans une boucle à verrouillage de phase est généralement la fréquence de sortie. Quelle est la conséquence d'une erreur systématique  $\Delta\phi_{Err}$  du comparateur de phase comme dans la figure ci-dessous sur l'écart entre la fréquence d'entrée et la fréquence de sortie ?



## Comportement dynamique de la PLL verrouillée

La réponse impulsionnelle d'une PLL est souvent non linéaire et donc difficile à étudier. Néanmoins il est possible d'en approximer le fonctionnement avec un modèle linéaire. On suppose, pour cela, que la boucle est verrouillée initialement, et que les variations du signal d'entrée ne la font pas décrocher.

1. En vous inspirant du modèle linéaire général de la figure 3.3, proposez un modèle qui permette de décrire le comportement de la PLL bouclée. La variable d'entrée/sortie de cette boucle est la phase du signal.

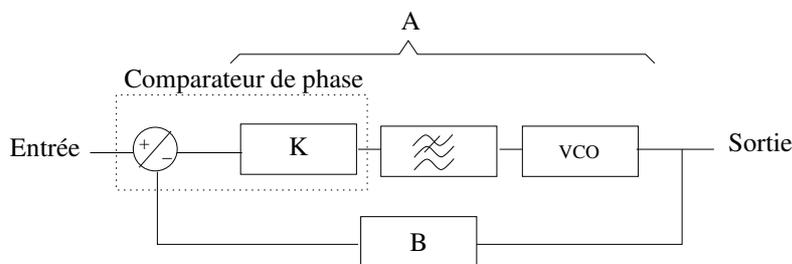


FIGURE 3.3 – Modèle linéaire de boucle

Pour cette modélisation, vous supposerez :

- que le filtre passe bas utilisé est un filtre RC du premier ordre de pulsation de coupure  $\omega_c = \frac{1}{RC}$ .
  - que le comparateur de phase est un comparateur de phase idéal.
2. On rappelle que la réponse en phase du VCO est :  $\phi(t) = K_{vco} \int v_{cmd} dt + Cte$ . Calculez la fonction de transfert  $H(\omega)$  de cette boucle.
  3. En écrivant cette relation sous la forme canonique  $H(\omega) = \frac{\omega_n^2}{\omega_n^2 + 2j\zeta\omega_n\omega + (j\omega)^2}$ , calculez le coefficient d'amortissement  $\zeta$  et la pulsation  $\omega_n$ .

### Plages d'accrochage et de verrouillage

La plage de verrouillage est l'excursion en fréquence pour laquelle la PLL reste verrouillée lorsqu'elle est initialement verrouillée. La plage d'accrochage est la plage de fréquence à partir de laquelle la PLL se verrouille en partant de fréquences respectivement supérieures et inférieures à la plage de fréquences accessible au VCO.

1. Expliquez comment la PLL peut accrocher un signal.
2. Expliquez comment la pulsation de coupure de la boucle  $\omega_n$  est liée à la plage d'accrochage de la PLL.
3. Quel facteur limite naturellement la plage de verrouillage ?

### Synthèse de fréquence

1. Calculez la fréquence de sortie de la PLL de la figure 3.4

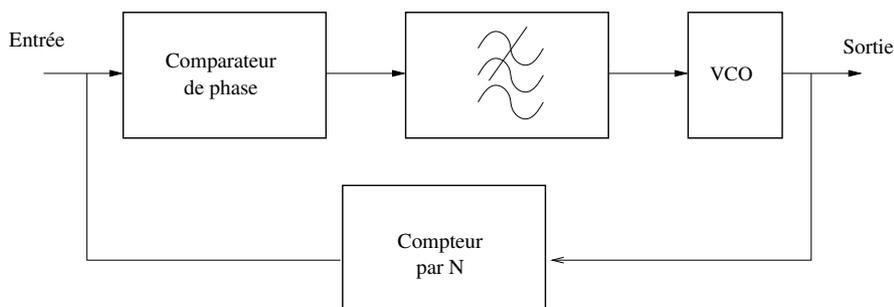


FIGURE 3.4 – PLL avec diviseur.

2. Expliquez pourquoi le compteur ne perturbe pas l'asservissement de la phase ?
3. Proposez une méthode pour obtenir en sortie la fréquence d'entrée multipliée par un nombre fractionnaire.

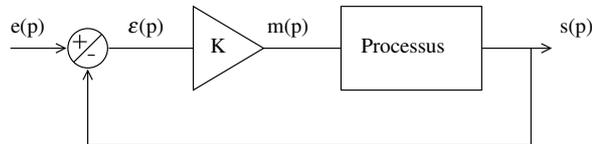
# **PRÉCEPTORAT 4 - Régulation**

## Asservissement proportionnel

On désire asservir la sortie  $s$  d'un processus dont le comportement est correctement modélisé par une fonction de transfert du premier ordre :

$$G(p) = \frac{s(p)}{m(p)} = \frac{A}{1 + \tau p}$$

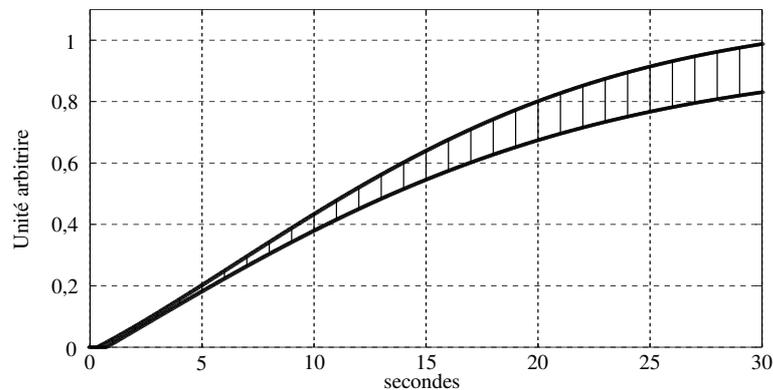
Pour cela, on réalise un asservissement proportionnel de gain  $K$  à retour unitaire et on désigne par  $e(t)$  la valeur de la consigne.



1. Calculer l'expression de la fonction de transfert  $F(p) = \frac{s(p)}{e(p)}$
2. Tracer la réponse du système seul à un échelon  $U(t)$  avec  $A = 0,1$  et  $\tau = 10$  s.
3. Déterminer la valeur de  $K$  qui permet d'obtenir un système asservi de constante de temps 10 fois plus faible que le système seul.
4. Tracer sur le graphique précédent la commande  $m(t)$  et la sortie  $s(t)$  du système asservi en réponse au même échelon  $U(t)$ .

## Plan de Black

Le relevé expérimental de la réponse à un échelon unité d'un processus a donné un ensemble de résultats se situant dans la zone hachurée de la figure suivante :



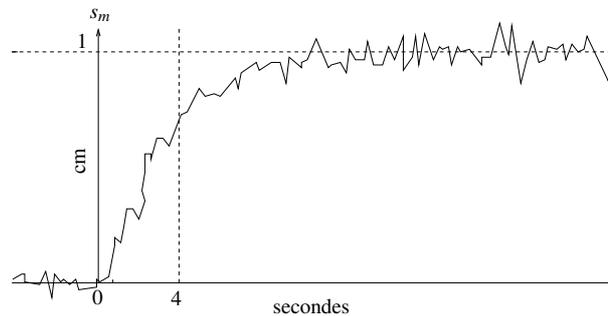
Pour représenter le comportement du processus, supposé linéaire, les modèles les plus simples sont les suivants :

$$\frac{Ae^{-\tau_1 p}}{1 + \tau_2 p} \qquad \frac{A}{(1 + \tau_1 p)(1 + \tau_2 p)} \qquad \frac{e^{-\tau_1 p}}{\tau_2 p}$$

1. Estimer au mieux les paramètres de chaque modèle.
2. Tracer les réponses fréquentielles dans l'abaque de Black.  
Un essai en boucle fermée à retour unitaire avec un gain  $K$  réel positif intercalé fait apparaître une instabilité du système à partir d'une valeur  $K_c = 25$ . Les oscillations critiques ( $K \approx K_c$ ) ont une période  $T_c \approx 4$  s.
3. Quel modèle peut-on éliminer ?
4. Quel test simple sur le système bouclé (ne faisant appel qu'à une mesure en continu) permet de préciser le choix du modèle ?

## Asservissement de position avec modèle de référence

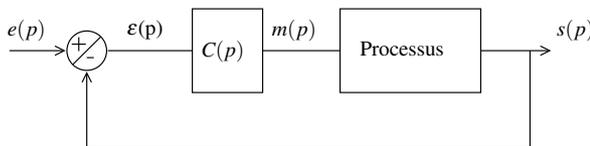
Un processus à commander de sortie mesurée  $s_m$ , se comporte comme un filtre passe-bas linéaire à paramètres invariants. Une réponse à un échelon d'amplitude  $U_0 = 10$  (avec l'unité choisie pour la commande) à partir d'un état stationnaire est représentée ci-dessous.



### Cahier des charges

On désire réaliser un asservissement, à l'aide d'une contre-réaction, tel que le système bouclé se comporte approximativement comme un filtre passe-bas du second ordre (modèle de référence) de fonction de transfert :

$$F(p) = \frac{s(p)}{e(p)} = \frac{K}{1 + \frac{2\zeta}{\omega_n} p + \frac{1}{\omega_n^2} p^2}$$



où  $e(t)$  est l'entrée de consigne, et  $s(t)$ , la valeur désirée pour la sortie, sont des positions exprimées en cm.  $G(p)$  est un modèle du processus mesuré.

Écrire les conditions sur le gain statique  $K$ , le facteur d'amortissement  $\zeta$  et la pulsation propre  $\omega_n$  de la fonction de transfert  $F(p)$  pour que :

- l'erreur de position soit nulle, c'est-à-dire que, si  $e(t) = Cste = e_0$ , on ait  $s(t \rightarrow +\infty) = e_0$ ;
- l'erreur de traînage  $[(e - s)(t \rightarrow +\infty)]$  avec  $e(t) = \alpha t U(t)$ ,  $\alpha \in \mathbb{R}$  soit inférieure à 1 cm pour une entrée en rampe de pente 5 cm/s;
- le premier dépassement pour une entrée en échelon soit inférieure à 20 %;
- la fréquence des oscillations transitoires soit comprise entre 1 et 1,5 Hz.

Si ces conditions sont compatibles, donner des valeurs convenables pour  $K$ ,  $\zeta$  et  $\omega_n$ . Vous choisirez des valeurs convenables "rondes" (dernier chiffre significatif égal à zéro ou cinq) telles que la réponse rentre le plus rapidement possible dans la zone des 20% autour de la consigne et avec une erreur de traînage faible.

### Calcul du correcteur avec un modèle du premier ordre.

On choisit, dans un premier temps de modéliser le processus avec la fonction de transfert  $G(p) = \frac{s(p)}{m(p)}$  d'un filtre passe-bas du premier ordre de paramètres  $A$  et  $\tau$ .

1. Proposer une fonction de transfert du correcteur  $C(p)$  de telle sorte que le cahier des charges ait des chances d'être satisfait.
2. Calculer le (ou les) paramètre(s) du correcteur en fonction de ceux du modèle, qui seront estimés à partir de la réponse indicielle du processus.
3. Quel type de discontinuité est appliquée à  $t = 0$  à l'entrée du modèle du processus ?

### Mise en œuvre du correcteur calculé.

Le correcteur (correctement calculé) est installé pour commander le processus. Il apparaît alors que le comportement obtenu est très différent de celui désiré : le système oscille en permanence avec un amortissement très faible. Une

analyse plus fine des enregistrements sur le processus en boucle ouverte, conduit à remettre en question le modèle précédent. On est ainsi conduit à représenter le processus par un modèle du deuxième ordre de fonction de transfert :

$$G(p) = \frac{0,1}{(1+4p)(1+0.5p)}$$

Calculer le coefficient d'amortissement sous cette hypothèse. La valeur obtenue est-elle en accord avec les résultats expérimentaux ?

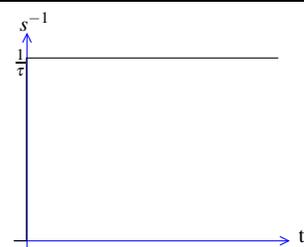
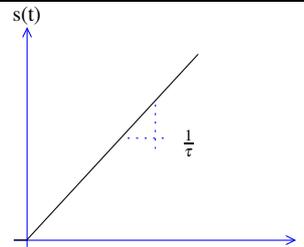
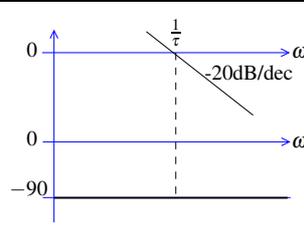
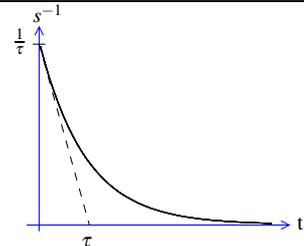
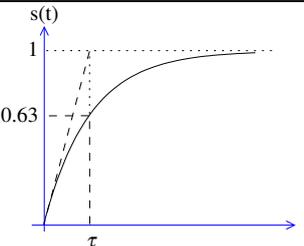
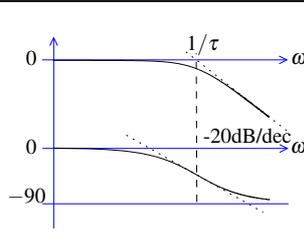
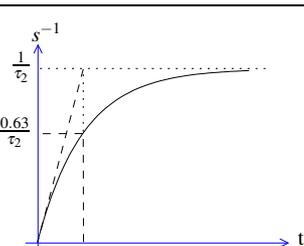
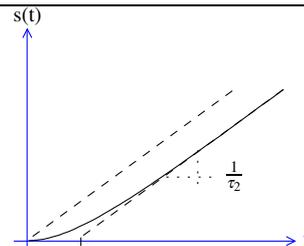
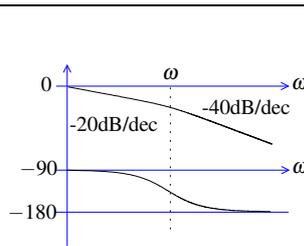
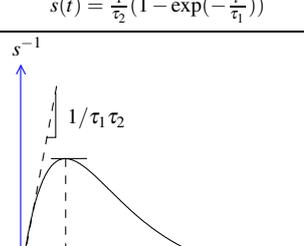
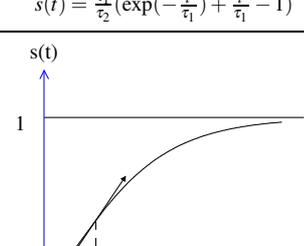
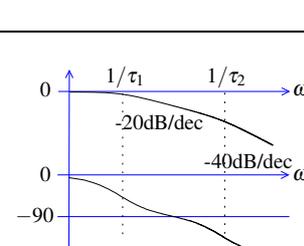
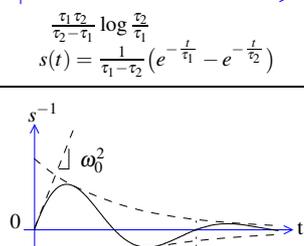
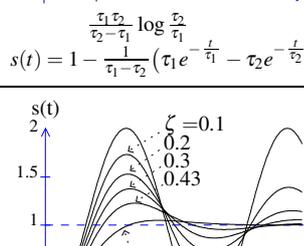
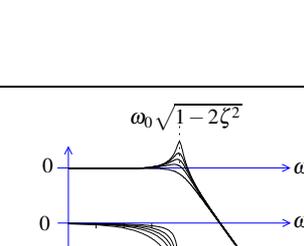
### **Calcul du correcteur avec un modèle du second ordre.**

Calculer le correcteur  $C(p)$  en suivant la même démarche qu'en 3.2, avec, pour modèle du processus :

$$G(p) = \frac{0,1}{(1+4p)(1+0.5p)}$$

1. Quel type de discontinuité est appliquée au modèle du processus si  $e(t)$  est un échelon unitaire ?
2. Calculer le maximum de  $m(t)$ .
  - (a) Quelles sont vos conclusions ?

## Table des réponses temporelles et diagrammes de Bode de quelques fonctions de transfert usuelles.

Fonction de transfert	Réponse impulsionnelle	Réponse indicielle	Bode (Échelle horiz logarithmique)
Intégrateur idéal $H(p) = \frac{1}{\tau p}$			
Premier ordre $H(p) = \frac{1}{1+\tau p}$	 <p style="text-align: center;"><math>s(t) = \frac{1}{\tau} \exp(-\frac{t}{\tau})</math></p>	 <p style="text-align: center;"><math>s(t) = 1 - \exp(-\frac{t}{\tau})</math></p>	
Second ordre 1 pôle nul (intégrateur) $H(p) = \frac{1}{\tau_2 p(1+\tau_1 p)}$	 <p style="text-align: center;"><math>s(t) = \frac{1}{\tau_2} (1 - \exp(-\frac{t}{\tau_1}))</math></p>	 <p style="text-align: center;"><math>s(t) = \frac{\tau_1}{\tau_2} (\exp(-\frac{t}{\tau_1}) + \frac{t}{\tau_1} - 1)</math></p>	
Second ordre avec pôles réels $\frac{1}{(1+\tau_1 p)(1+\tau_2 p)}$ $\frac{1}{1+(\tau_1+\tau_2)p+\tau_1\tau_2 p^2}$	 <p style="text-align: center;"><math>s(t) = \frac{\frac{\tau_1 \tau_2}{\tau_2 - \tau_1} \log \frac{\tau_2}{\tau_1}}{\tau_1 - \tau_2} (e^{-\frac{t}{\tau_1}} - e^{-\frac{t}{\tau_2}})</math></p>	 <p style="text-align: center;"><math>s(t) = 1 - \frac{1}{\tau_1 - \tau_2} (\tau_1 e^{-\frac{t}{\tau_1}} - \tau_2 e^{-\frac{t}{\tau_2}})</math></p>	
Second ordre avec pôles complexes $\frac{1}{1+\frac{2\zeta}{\omega_0} p + \frac{1}{\omega_0^2} p^2}$ $\zeta < 1$	 <p style="text-align: center;"><math>\frac{2\pi}{T_R} = \omega_R = \omega_0 \sqrt{1-\zeta^2}</math>  <math>s(t) = \frac{\omega_0}{\sqrt{1-\zeta^2}} e^{-\zeta \omega_0 t} \sin(\omega_R t)</math></p>	 <p style="text-align: center;"><math>s(t) = 1 - \frac{e^{-\zeta \omega_0 t}}{\sqrt{1-\zeta^2}} \sin(\omega_R t + \arccos(\zeta))</math></p>	 <p style="text-align: center;"><math>\frac{ H(\omega) _{\max}}{ H(0) } = \frac{1}{2\zeta \sqrt{1-\zeta^2}}</math>  <math>Q = \frac{\omega_0}{\Delta \omega_0} = \frac{1}{2\zeta}</math></p>

Système de référence : 1<sup>er</sup> dépassement de la réponse indicielle = 20%  $\Rightarrow \begin{cases} \zeta = 0,43 \\ \frac{|H(\omega)|_{\max}}{|H(0)|} = 1,3 \end{cases}$

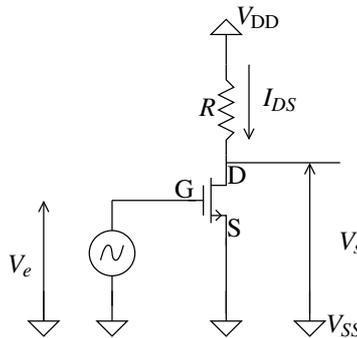


# **PRÉCEPTORAT 5 - Amplificateur à Transistors MOS**

## Amplificateur constitué d'un transistor NMOS et d'une résistance de charge.

Le but du dispositif est d'amplifier une tension  $v_e$  variable. Pour obtenir un amplificateur presque linéaire ( $v_s = G v_e$  avec  $G = \text{cste} > 1$ ), la solution consiste à faire fonctionner le transistor en saturation autour d'un point de fonctionnement défini par  $V_{s0} = V_{DS0}$  et  $I_0 = I_{DS0\text{sat}}$ , valeurs constantes imposées par celles de  $V_{DD}$ , de  $V_{e0}$  et de  $R$ .

1. Expliquez pourquoi on choisi de faire fonctionner le transistor en saturation et non pas en mode bloqué, triode ou ohmique.



Les signaux utiles, c'est-à-dire ceux représentant l'information,  $v_e$  et  $v_o$ , sont de petites variations de  $V_e$  et  $V_o$  autour de ce point de fonctionnement, avec :

$$\begin{aligned} V_e &= V_{e0} + v_e \\ V_s &= V_{s0} + v_s \\ I &= I_0 + i \end{aligned}$$

Les indices  $e$  et  $s$  se rapportent à respectivement à l'entrée et à la sortie du montage, les lettres capitales au signal total et les minuscules aux petites variations. L'indice ou sous indice 0 dénote la polarisation (Pt de fonctionnement).

2. Déterminer le point de fonctionnement imposé par :  $V_{DD} = 5\text{V}$ ,  $R = 50\text{ k}\Omega$ ,  $V_{e0} = 1,5\text{V}$   
le transistor à pour caractéristiques :  $K = 2 \cdot 10^{-5}\text{ A/V}^2$ ;  $V_T = 1\text{V}$ ;  $W/L = 10$ .  
Où se trouve-t-il sur les caractéristiques  $I_{DS} = f(V_{DS})$  et  $I_{DS} = f(V_{GS})$ ?
3. A quelle condition le transistor reste-t-il saturé pendant le fonctionnement? En supposant cette condition vérifiée, donnez la relation linéaire approchée établir la relation entre les « petits » signaux  $v_e$  et  $v_s$ .  
On cherche à étudier l'écart à ce modèle
4. En écrivant la relation entre  $V_e$  et  $V_s$ , établir la relation entre les « petits » signaux  $v_e$  et  $v_s$  en utilisant le modèle de S&H.
5. Tracez l'allure de  $V_s$  en fonction du temps, pour  $v_e = 0,2 \sin(\omega_0 t)$  ( $\omega_0$  telle les calculs précédents restent valables), avec le modèle de S&H (sans approximations) d'une part, et avec le modèle linéaire petit signal d'autre part. Vous préciserez dans chaque cas après les avoir calculées les valeurs "crête" c'est-à-dire minimales et maximales de chaque signal.
6. A l'aide de l'identité trigonométriques adhoc, mettez en évidence l'apparition d'harmoniques dues à la non linéarité du modèle de S&H ainsi que l'offset (tension continue de décalage) entre la réponse approchée du modèle linéaire, et la réponse calculée à l'aide du modèle de S&H.
7. Déduisez en le taux de distorsion harmonique (Total Harmonic Distortion) défini par :

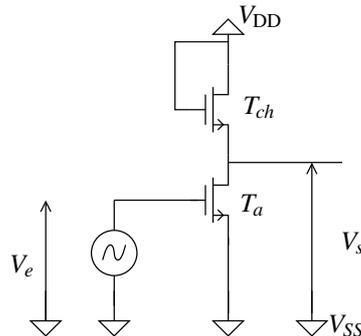
$$\text{THD} = \frac{\sqrt{\sum_{k=2}^{\infty} a_k^2}}{|a_1|}$$

où les  $a_k$  sont les amplitudes respectives de chaque harmonique ( $a_1$  est la fréquence fondamentale)

8. Discutez

## Amplificateur constitué de deux transistors NMOS

$T_a$  est le transistor amplificateur et  $T_{ch}$  est le transistor de charge. La polarisation de l'entrée  $V_{e0}$  est fixée par un circuit non représenté ; sa valeur est telle qu'elle assure la saturation du transistor  $T_a$ .

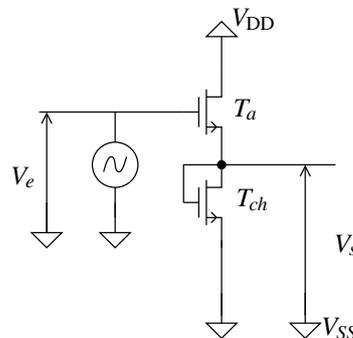


- Déterminer le point de fonctionnement imposé par :  $V_{DD} = 5V$ ,  $V_{e0} = 1,5V$  les transistors ont pour caractéristiques :  $K = 2 \cdot 10^{-5} \text{ A/V}^2$ ;  $V_{Ta} = V_{Tch} = 1V$ ;  $(W/L)_{ch} = 1$ ;  $(W/L)_a = 10$ .
- Tracez les caractéristiques  $I_{Ta} = f_{Ta}(V_s)$  et  $I_{Tch} = f_{Tch}(V_s)$  relatives aux deux transistors et faites apparaître le point de fonctionnement.

### Comportement « petits signaux » de l'amplificateur

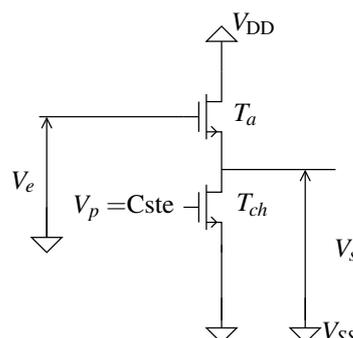
- Pourquoi peut-on utiliser le modèle petit signal de la section précédente ? Donnez le schéma équivalent petit signal de cet amplificateur.
- En déduire l'expression du gain à vide  $\frac{V_s}{V_e}$ .
- Exprimer ce dernier en fonction des rapports  $(W/L)_a$  et  $(W/L)_{ch}$  des transistors, et calculer sa valeur numérique.

## Amplificateur suiveur I



- Proposez un schéma équivalent pour les petits signaux puis calculez le gain de l'amplificateur.
- Quelles sont les impédances d'entrée et de sortie ?

## Amplificateur suiveur II

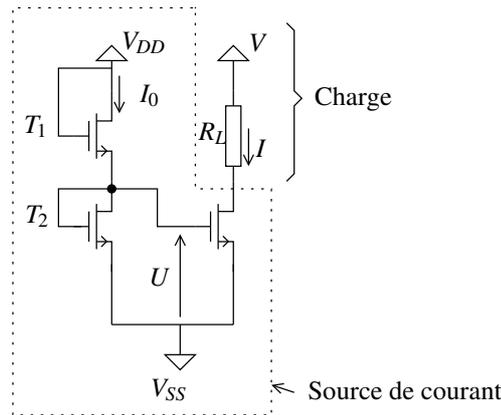


Les deux amplificateurs doivent fonctionner en saturation. Le transistor de charge est polarisé à  $V_p = cste$ . L'entrée de l'amplificateur est polarisée à  $V_e = V_{i0}$ .

1. Quel transistor impose le courant ?
2. Calculez  $V_{s0}$  la tension de sortie de polarisation et  $I_0$  le courant de polarisation.  
AN :  $\beta_a = \beta_{ch} = 2.10^{-4} \text{ A/V}^2$  ;  $V_{Ta} = V_{Tch} = 1 \text{ V}$  ;  $V_p = 1,5 \text{ V}$  ;  $V_{e0} = 3,5 \text{ V}$ .
3. Calculez le gain et les impédances d'entrée et de sortie de l'amplificateur.
4. Que deviennent ces résultats si on prend en compte les résistances de Early ?

## Miroir de courant

Le schéma ci dessous est une réalisation de la source de courant continu  $I$  d'un amplificateur différentiel. Ce courant ne doit pas varier lorsque la tension  $V$  varie.



1. Dans quel état se trouve les transistors  $T_1$  et  $T_2$  ?
2. Exprimez  $I_0$  en fonction des paramètres des transistors  $T_1$  et  $T_2$ .
3. A quelle condition sur le transistor de sortie, le courant  $I$  est-il le même que celui traversant  $T_2$  quelque-soit la valeur de  $R_L$  ?
4. Discutez de cette condition (valeurs limites de  $R_L$  et  $V$ ), en vous aidant de la droite de charge.
5. Quelle est, avec le modèle sans résistance de Early, l'impédance de sortie de ce montage ? Cela vous paraît-il réaliste ?  
On prend maintenant en compte les résistances de Early  $R_a$ .
6. Pourquoi ne fait-on pas de schéma petit signal ? Donnez un schéma équivalent de ce générateur de courant continu.
7. Comment peut-on dupliquer le courant  $I_0$  dans plusieurs autres charges ? Ce fonctionnement est dit "miroir de courant"

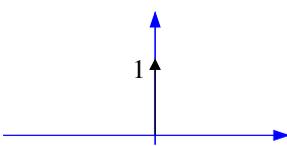
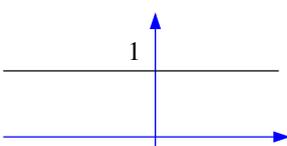
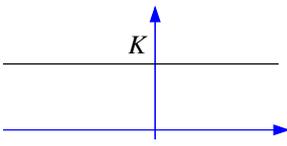
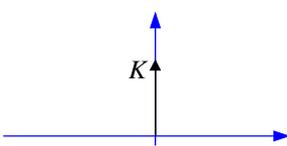
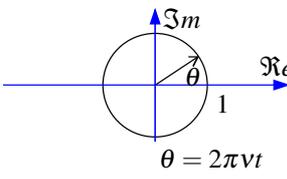
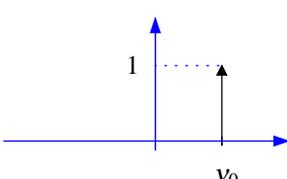
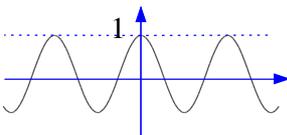
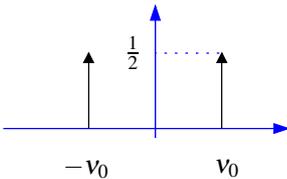
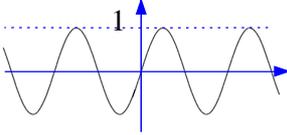
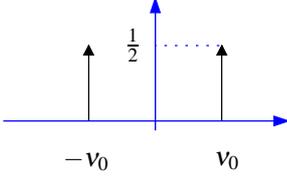
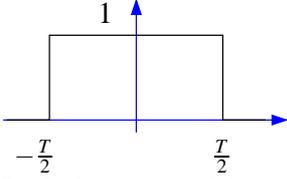
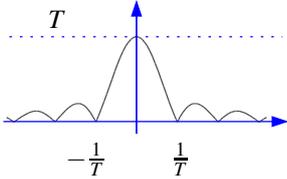
**Deuxième partie**

**Table et abaque**

# Transformées de Fourier

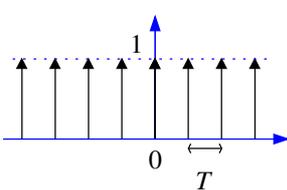
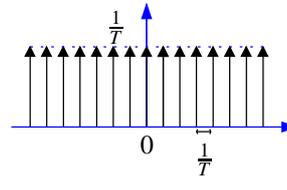
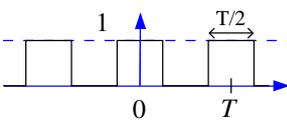
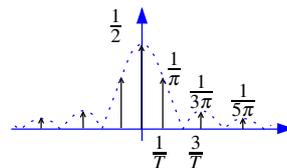
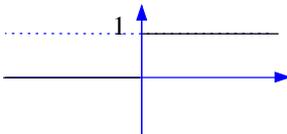
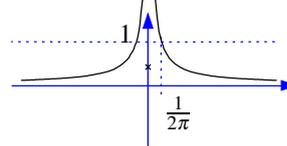
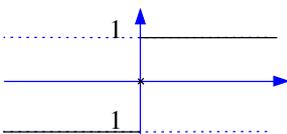
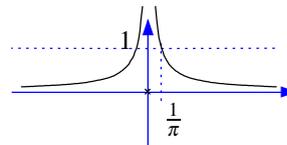
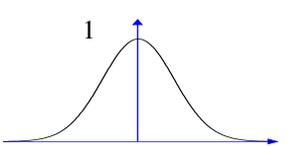
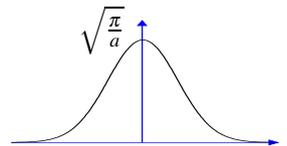
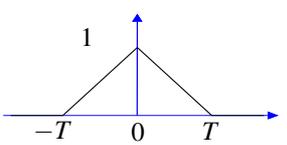
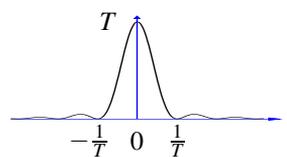
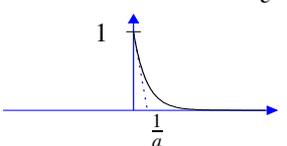
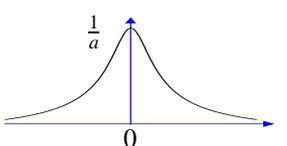
Propriété	Domaine temporel	Domaine fréquentiel
Transformation directe	$x(t)$	$X(\nu) = \int_{-\infty}^{+\infty} x(t)e^{-j2\pi\nu t} dt$
Transformation inverse	$x(t) = \int_{-\infty}^{+\infty} X(\nu)e^{j2\pi\nu t} d\nu$	$X(\nu)$
Dualité (Double application)	$\mathcal{F}(\mathcal{F}(x(t))) = x(-t)$	
Conjugaison	$y(t) = x^*(t)$	$Y(\nu) = X^*(-\nu)$
Multiplication par une constante $a > 0$	$y(t) = x(at)$	$Y(\nu) = \frac{1}{a}X(\frac{\nu}{a})$
Translation temporelle (retard)	$y(t) = x(t - t_0)$	$Y(\nu) = X(\nu)e^{-j2\pi\nu t_0}$
Translation fréquentielle (Changement de fréquence)	$y(t) = x(t)e^{+j2\pi\nu_0 t}$	$Y(\nu) = X(\nu - \nu_0)$
Dérivation	$y(t) = \frac{d^n}{dt^n}x(t)$	$Y(\nu) = (j2\pi\nu)^n X(\nu)$
Dérivation 2	$\frac{d}{dt}\mathcal{F}(x(t)) = -j2\pi\mathcal{F}(tx(t))$	
Linéarité (Superposition)	$y(t) = ax(t) + by(t)$	$Y(\nu) = aX(\nu) + bY(\nu)$
Multiplication	$z(t) = x(t)y(t)$	$Z(\nu) = \int_{-\infty}^{+\infty} X(\nu_0)Y(\nu - \nu_0)d\nu_0$
Convolution	$z(t) = \int_{-\infty}^{+\infty} x(\tau)y(t - \tau)d\tau$	$Z(\nu) = X(\nu)Y(\nu)$
Décalage par convolution par la distribution de Dirac	$y(t) = x(t) * \delta(t_0) = x(t - t_0)$	$Y(\nu) = X(\nu)e^{-j2\pi\nu t_0}$
Théorème de Parseval Plancherel	$\int_{-\infty}^{+\infty}  x(t) ^2 dt = \int_{-\infty}^{+\infty}  X(\nu) ^2 d\nu$	

## Table illustrée de transformées de Fourier

$x(t)$	$X(\nu)$	$ X(\nu) $
$\delta(t)$  Dirac	$1$	
$K$  Constante	$K\delta(\nu)$	
$e^{j2\pi\nu_0 t}$  Exponentielle complexe (déphasage)	$\delta(\nu_0)$	
$\cos(2\pi\nu_0 t)$  cosinus	$\frac{1}{2}(\delta(-\nu_0) + \delta(\nu_0))$	
$\sin(2\pi\nu_0 t)$  sinus	$\frac{1}{2}j(\delta(-\nu_0) - \delta(\nu_0))$	
$\Pi_T(t)$  Impulsion rectangulaire	$T \frac{\sin(\pi\nu T)}{\pi\nu T}$	

## Table illustrée de transformées de Fourier (suite)

Les valeurs aux pôles s'entendent comme valeur principale.

$x(t)$	$X(\nu)$	$ X(\nu) $
$\text{III}_T(t) = \sum_{-\infty}^{+\infty} \delta(t - nT)$ 	$\frac{1}{T} \text{III}_{\frac{1}{T}}(\nu)$ $=$ $\frac{1}{T} \sum_{-\infty}^{+\infty} \delta(\nu - n\frac{1}{T})$	
<b>Peigne de Dirac</b> $\text{III}_T(t) * \Pi_{\frac{T}{2}}(t)$ 	$\frac{1}{2} + \frac{1}{\pi} \sum_{-\infty}^{+\infty} \frac{\delta(\nu - (2n+1)\frac{1}{T})}{(2n+1)}$	
<b>Signal carré périodique</b> $H(t)$ 	$\frac{1}{2} \delta(\nu) - j \frac{1}{2\pi\nu}$	
<b>Heaviside</b> $\text{sgn}(t)$ 	$-\frac{j}{\pi\nu}$	
<b>Fonction Signe</b> $e^{-at^2}$ 	$\sqrt{\frac{\pi}{a}} e^{-\frac{\pi^2}{a} \nu^2}$	
<b>Gaussienne</b> $\text{Tri}_T(t)$ 	$T \frac{\sin^2(\nu T)}{(\nu T)^2}$	
<b>Impulsion triangulaire</b> $e^{-at}, a \geq 0$ 	$\frac{1}{a + j2\pi\nu}$	
<b>Impulsion exponentielle</b>		

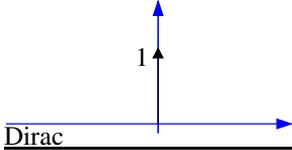
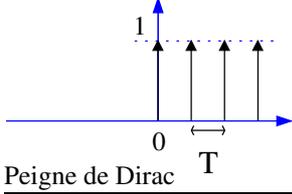
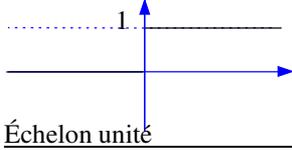
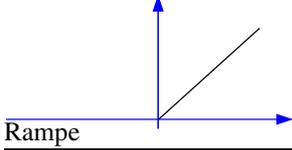
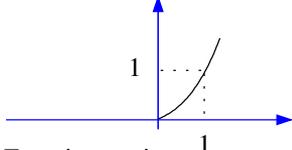
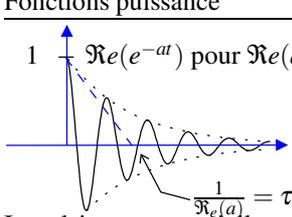


# Transformées de Laplace

Propriété	Domaine temporel	Domaine de Laplace
Transformation directe	$x(t) \cdot U(t)$	$X(p) = \int_0^{+\infty} x(t)e^{-pt} dt$
Transformation inverse	$x(t) = \frac{1}{2j\pi} \int_0^{+\infty} X(p)e^{pt} dp$	$X(v)$
Conjugaison	$y(t) = x^*(t)$	$Y(v) = X^*(-v)$
Multiplication par une constante $a > 0$	$y(t) = x(at)$	$Y(p) = \frac{1}{ a } X\left(\frac{p}{a}\right)$
Translation temporelle (retard)	$y(t) = x(t - t_0)$	$Y(p) = X(p)e^{-t_0 p}$
Translation fréquentielle (Changement de fréquence)	$y(t) = x(t)e^{+p_0 t}$	$Y(p) = X(p - p_0)$
Dérivation simple	$y(t) = \frac{\partial}{\partial t} x(t)$	$Y(p) = pX(p) - x(0^-)$
Dérivation double	$y(t) = \frac{\partial^2}{\partial t^2} x(t)$	$Y(p) = p^2 X(p) - px(0^-) - \frac{\partial}{\partial t} x(t=0^-)$
Dérivation ordre n	$y(t) = \frac{\partial^n}{\partial t^n} x(t)$	$Y(p) = p^n X(p) - p^{n-1}x(t=0^-) - p^{n-2}\frac{\partial}{\partial t}x(t=0^-) - \dots - \frac{\partial^{n-1}}{\partial t^{n-1}}x(t=0^-)$
Dérivation dans l'espace de Laplace	$y(t) = -tx(t)$	$Y(p) = \frac{\partial}{\partial p} X(p)$
Linéarité (Superposition)	$y(t) = ax(t) + by(t)$	$Y(p) = aX(p) + bY(p)$
Multiplication	$z(t) = x(t)y(t)$	$Z(p) = \int_{-\infty}^{+\infty} X(p')Y(p-p')dp'$
Convolution	$z(t) = \int_{-\infty}^{+\infty} x(\tau)y(t-\tau)d\tau$	$Z(p) = X(p)Y(p)$
Théorème de la valeur finale	$\lim_{t \rightarrow +\infty} x(t)$	$\lim_{p \rightarrow 0^+} pX(p)$
Théorème de la valeur initiale	$\lim_{t \rightarrow 0^+} x(t)$	$\lim_{p \rightarrow +\infty} pX(p)$
Théorème de la somme	$\int_{-\infty}^{+\infty} x(t)$	$\lim_{p \rightarrow 0} X(p)$

## Table illustrée de transformées de Laplace

Dans ce tableau  $a$  est une constante complexe,  $t$ ,  $\tau$  et  $\omega$  sont des constantes réelles et  $n$  est un entier.

GRAPHIQUE	$x(t)$	$X(p)$
 Dirac	$\delta(t)$	1
 Peigne de Dirac	$\sum_{n=0}^{+\infty} \delta(t - nT)$	$\lim_{n \rightarrow +\infty} \sum_0^n e^{-npT} = \frac{1}{1 - e^{-pT}}$
 Échelon unité	$U(t)$	$\frac{1}{p}$
 Rampe	$t$	$\frac{1}{p^2}$
 Fonctions puissance	$t^m$	$\frac{m!}{p^{m+1}}$
 Impulsion exponentielle	$\Re e(e^{-at})$ pour $\Re e(a) > 0$ $a \in \mathbb{C}$ $a = \frac{1}{\tau} + j\omega$ $e^{-at} = e^{-t/\tau} e^{-j\omega t}$	$a \in \mathbb{R}^+$ $a = 1/\tau$ $e^{-t/\tau}$
Echelon exponentielle	$1 - e^{-t/\tau}$	$\frac{1}{p(1+\tau p)}$
Rampe exponentielle	$t e^{-at}$	$\frac{1}{(p+a)^2}$
cosinus	$\cos(\omega t)$	$\frac{p}{(p^2 + \omega^2)}$
cosinus	$\sin(\omega t)$	$\frac{\omega}{(p^2 + \omega^2)}$
cosinus décroissant	$e^{-at} \cos(\omega t)$	$\frac{p+a}{(p+a)^2 + \omega^2}$
sinus décroissant	$e^{-at} \sin(\omega t)$	$\frac{\omega}{(p+a)^2 + \omega^2}$